

## ST1-TUTORÜBUNG – LÖSUNG ZU BLATT 12

### 1. Logikschaltungen

a)  $a(x_1, x_2, x_3) = x_1 \vee (x_1 \wedge x_2) \vee (x_1 \wedge x_3) \vee (x_2 \wedge x_3) = x_1 \vee (x_2 \wedge x_3)$   
 denn:  $x_1 \vee (x_1 \wedge x_2) = (x_1 \wedge 1) \vee (x_1 \wedge x_2) = x_1 \wedge (1 \vee x_2) = x_1 \wedge 1 = x_1$

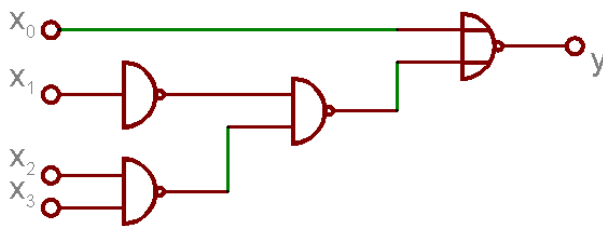
b)  $y(x_0, a) = \bar{x}_0 \wedge \bar{a}$

c)  $y(x_0, a) = \bar{x}_0 \wedge \overline{(x_1 \vee (x_2 \wedge x_3))}$

d)

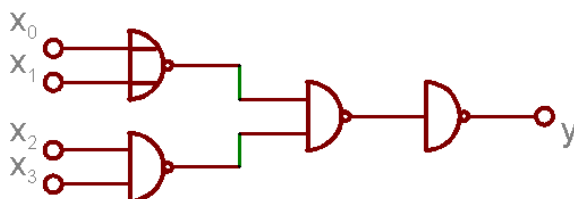
$x_0$	$x_1$	$x_2$	$x_3$	$y$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

e)  $y = \overline{x_0 \vee (x_1 \vee (x_2 \wedge x_3))} = \overline{x_0 \vee (x_1 \vee (x_2 \wedge x_3))} = \overline{x_0 \vee (\bar{x}_1 \wedge (x_2 \wedge x_3))}$



oder:

$y = \overline{x_0 \vee (x_1 \vee (x_2 \wedge x_3))} = \overline{(x_0 \vee x_1) \vee (x_2 \wedge x_3)} = \overline{(x_0 \vee x_1)} \wedge \overline{(x_2 \wedge x_3)}$



f)  $2 \text{ mal NOR} + 1 \text{ mal NAND} + 1 \text{ mal NOT} = 2 \cdot 4 + 4 + 2 = 14$

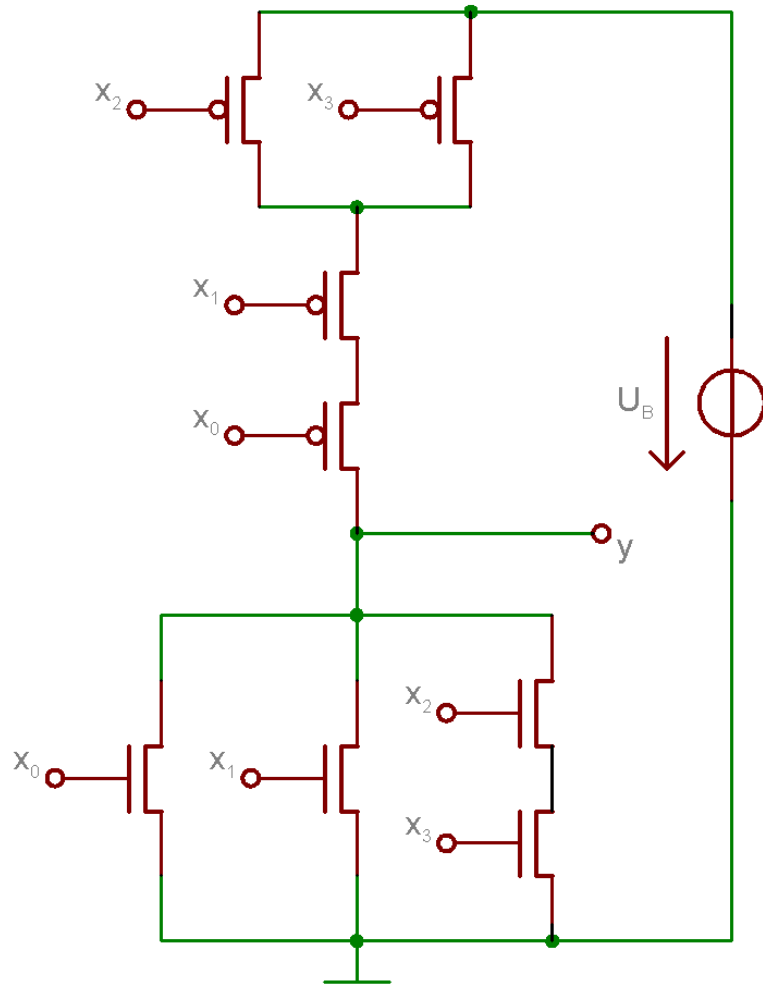
Bei komplizierterer Umsetzung können es auch mehr sein.

g)  $y = \overline{x_0 \vee x_1 \vee (x_2 \wedge x_3)}$

siehe Skizze

h) Dualwandlung der Struktur

i) siehe Skizze



j) 8 Transistoren

k) Vorteil: In der Regel weniger Transistoren

Nachteil: Jede Funktion muss auf Transistorebene entworfen werden (kein Baukastenprinzip)

## 2. Wahr oder falsch?

- a) Falsch. Man darf die FETs keinesfalls vertauschen, weil sie nur als Schalter funktionieren, wenn n-Kanal gegen Masse und p-Kanal gegen  $U_B$  schaltet. (vgl. Tutorübung 9)
- b) Wahr. Das Eingangssignal auf beide Eingänge legen.
- c) Falsch. Es ist ein Kleinsignal-Ersatzschaltbild.
- d) Wahr. An jedem Tor einen.
- e) Wahr. Es ist seiner Struktur nach einem Inverter ähnlich.
- f) Wahr. Ihre Kennlinie ist eine Parallele zur  $u$ -Achse, somit legt die Spannung eindeutig den Arbeitspunkt fest.